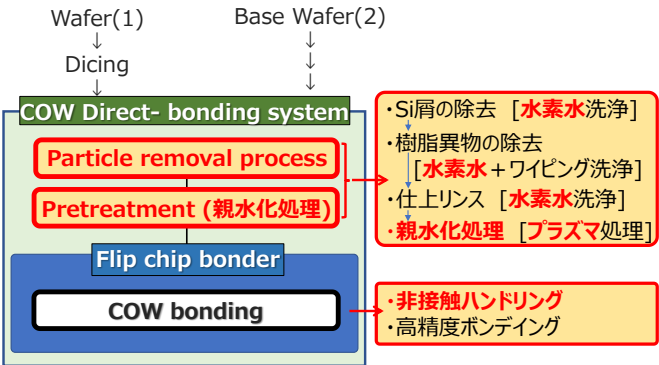


ポスト5G向けチップオンウェハダイレクト接合3D積層統合技術開発・事業成果概要

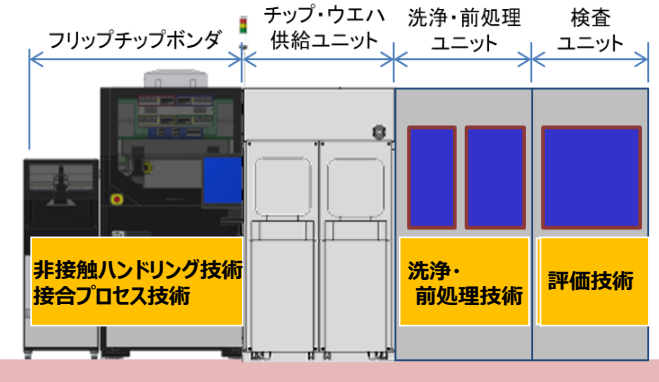
実施者 ヤマハロボティクス株式会社

事業概要 ポスト5G社会に必要な先端デバイスの三次元実装を実現することを目的とした、複数の半導体チップをチップオンウェハでダイレクト接合するための要素技術を開発する研究開発を行う。



Chip On Wafer Direct-bonding systemのコンセプト

社会実装イメージ



本技術の実用化時点のシステムイメージ

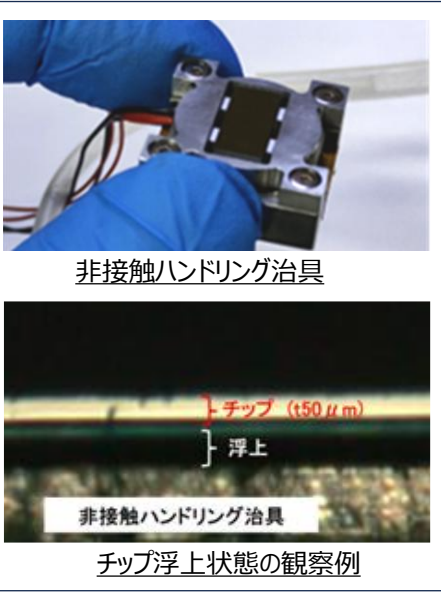
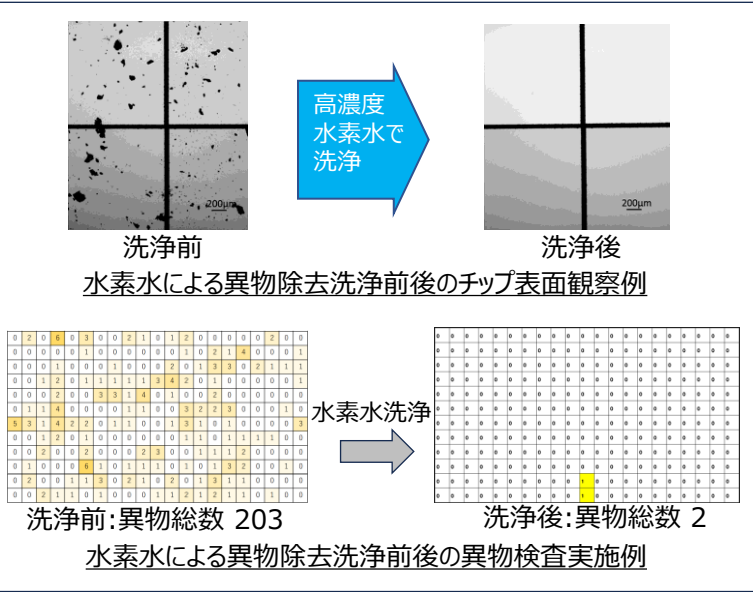
チップオンウェハでのダイレクト接合技術として、洗浄・前処理技術、非接触ハンドリング技術、接合プロセス技術、評価デバイスおよび評価技術を開発する。これらによりチップオンウェハでのダイレクト接合を、高い生産性と高歩留で積層実装する、統合プロセスを確立する。

ポスト5G社会に必要な先端デバイスの三次元実装を実現するため、本事業で開発した要素技術を組み込んだチップオンウェハダイレクト接合システムの実現と普及を目指す。

事業成果

QPM : Quantitative Phase. Microscopy

- (1) 異物除去洗浄技術、異物検査技術
 - 半導体チップ上の異物であるSi屑(不透明)及び有機系異物(半透明・粘着性)の洗浄技術を開発した。異物除去洗浄には薬剤は使用せず水素水を用いることで環境に配慮した。
 - 定量位相顕微鏡 (QPM)を用いた異物検査技術を開発した。この技術で、0.2μm以上の大きさの異物の検出を可能にした。
 - メモリチップを想定した大きさ13x6mm, 厚さ50μmのチップで0.3μm以上の大きさの異物を10個以下に削減した。
- (2) 超音波非接触ハンドリング技術
 - 完全非接触の半導体チップハンドリング技術により搬送時の半導体チップへの異物付着を大幅に低減した。また、治具を小型化設計し、ボンダへの搭載を可能にした。
- (3) 接合プロセス、評価デバイスおよび評価技術の開発
 - 上記の成果を基に、評価デバイスを用いたチップオンウェハダイレクト接合を実施した。その結果、接合面のボイド低減およびチップ間の電極の導通を確認した。



チップ浮上状態の観察例